IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:

IDE et al.

Serial No.: 09/539,521

Filed: March 30, 2000

For: BACKUP DEVICE IN CASE OF POWER FAILURE IN IMAGE

RECORDING APPARATUS

CLAIM FOR PRIORITY UNDER 35 U.S.C. 119

Commissioner for Patents Washington, D.C. 20231

August 2, 2000

ATTN: APPLICATIONS DIVISION

Sir:

The benefit of the filing date of the following prior foreign application is hereby requested for the above-identified application, and the priority provided in 35 U.S.C. 119 is hereby claimed:

Japanese Patent Appl. No. 11-092535; dated March 31, 1999

In support of this claim, the requisite certified copy of said original foreign application is filed herewith.

It is requested that the file of this application be marked to indicate that the applicants have complied with the requirements of 35 U.S.C. 119 and that the Patent and Trademark Office kindly acknowledge receipt of the document.

In the event that any fees are due in connection with this paper, please charge our Deposit Account No. 01-2300.

Respectfully submitted,

ARENT FOX KINTNER PLOTKIN & KAHN, PLLC

George E. Oram, Jr. Attorney for Applicants Reg. No. 27,931

Atty. Docket No.: P107314-00002

Arent Fox Kintner Plotkin & Kahn, PLLC 1050 Connecticut Avenue, N.W., Suite 600 Washington, D.C. 20036-5339 Telephone No. (202) 857-6000 Facsimile No. (202) 638-4810

GEO/hk

Enclosure: Priority Document (1)

日本国特許庁 PATENT OFFICE





別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 Date of Application:

1999年 3月31日

出 願 番 号 Application Number:

平成11年特許願第092535号

三洋電機株式会社

2000年 3月10日

特許庁長官 Commissioner, Patent Office

近藤隆



【書類名】 特許願

【整理番号】 ECA0990036

【提出日】 平成11年 3月31日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 5/782

【発明者】

【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会

社内

【氏名】 井手 浩紀

【発明者】

【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会

社内

【氏名】 毎田 佳秋

【特許出願人】

【識別番号】 000001889

【氏名又は名称】 三洋電機株式会社

【代理人】

【識別番号】 100086391

【弁理士】

【氏名又は名称】 香山 秀幸

【手数料の表示】

【予納台帳番号】 007386

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9300341

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 映像記録装置における停電時バックアップ装置

【特許請求の範囲】

【請求項1】 入力映像データまたはその圧縮データを、複数フィールド分のデータを含むブロック単位毎に2つのメモリに交互に書き込み、1ブロック分のデータがメモリに書き込まれる毎に、1ブロック分のデータの書き込みが終了したメモリからデータを読み出して記録媒体に記録させる映像記録装置における停電時バックアップ装置であって、

停電時のバックアップ用電源、

停電が発生したことを検出する停電検出回路、

バックアップ用電源にスイッチング手段を介して接続されかつバックアップ用電源に基づいて少なくとも記録動作を継続させるために必要な部分に電力を供給する電源回路、

記録動作中において、停電検出回路によって停電が検出されたときに、スイッチング手段をオンさせることにより、記録動作を継続させる手段、および

停電発生の直前に両メモリに蓄積されていたデータおよびそれらのデータが属している2つのブロックを構成する全てのデータの記録媒体への記録が完了したときに、スイッチング手段をオフにさせることにより、記録動作を中止させる手段、

を備えていることを特徴とする映像記録装置における停電時バックアップ装置

【請求項2】 バックアップ用電源が蓄電池であり、映像記録装置の電源オン時において、当該蓄電池を商用電源に基づいて充電するための充電回路を備えていることを特徴とする請求項1に記載の映像記録装置における停電時バックアップ装置。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】

この発明は、映像記録装置における停電時バックアップ装置に関する。

[0002]

【従来の技術】

監視カメラによって撮像された映像またはその圧縮データを、ブロック単位毎に2つのメモリに交互に書き込み、1ブロック分のデータがメモリに書き込まれる毎に、1ブロック分のデータの書き込みが終了したメモリからデータを読み出して記録媒体に記録させる映像記録装置が既に開発されている。

[0003]

このような映像記録装置において、記録動作中において停電が発生すると、停 電発生の直前に両メモリに蓄積されたデータが失われてしまう。

[0004]

【発明が解決しようとする課題】

この発明は、記録動作中において停電が発生した場合において、停電発生の直前に両メモリに蓄積されていたデータおよびそれらのデータが属している2つのブロックを構成する全てのデータがビデオテープに記録されるまで、記録動作を継続させることができる映像記録装置における停電時バックアップ装置を提供することを目的とする。

[0005]

【課題を解決するための手段】

この発明による映像記録装置における停電時バックアップ装置は、入力映像データまたはその圧縮データを、複数フィールド分のデータを含むブロック単位毎に2つのメモリに交互に書き込み、1ブロック分のデータがメモリに書き込まれる毎に、1ブロック分のデータの書き込みが終了したメモリからデータを読み出して記録媒体に記録させる映像記録装置における停電時バックアップ装置であって、停電時のバックアップ用電源、停電が発生したことを検出する停電検出回路、バックアップ用電源にスイッチング手段を介して接続されかつバックアップ用電源に基づいて少なくとも記録動作を継続させるために必要な部分に電力を供給する電源回路、記録動作中において、停電検出回路によって停電が検出されたときに、スイッチング手段をオンさせることにより、記録動作を継続させる手段、および停電発生の直前に両メモリに蓄積されていたデータおよびそれらのデータ

が属している2つのブロックを構成する全てのデータの記録媒体への記録が完了 したときに、スイッチング手段をオフにさせることにより、記録動作を中止させ る手段を備えていることを特徴とする。

[0006]

バックアップ用電源が蓄電池であり、映像記録装置の電源オン時において、当 該蓄電池を商用電源に基づいて充電するための充電回路を備えていることが好ま しい。

[0007]

【発明の実施の形態】

以下、図面を参照して、この発明を、監視カメラによって撮像された映像を記録再生するデジタルVTRに適用した場合の実施の形態について説明する。

[0008]

[1] 監視システムの全体的な構成の説明

[0009]

図1は、監視システムの全体的な構成を示している。

監視システムは、ビデオカメラ(以下、監視カメラという)101と、監視カメラ101によって得られる映像信号を圧縮して記録するためのデジタルVTR102によって再生された映像を表示するモニタ103とを備えている。

[0010]

[2] デジタルVTR102の映像信号処理回路の記録時の動作についての説明 【0011】

図2は、デジタルVTR102の映像信号処理回路の構成を示している。映像信号処理回路の記録時の動作について説明する。

[0012]

記録時には、監視カメラ101から送られてきたアナログの映像信号は、デコーダ11によってデジタルの映像データに変換される。デコーダ11によって得られた映像データは、差分ブロック12に送られる。差分ブロック12は、メモリ31と、加算減算手段32とを備えている。メモリ31は、第1のFPGA1

3 (フィールドプログラマブルゲートアレイ) によって制御される。

[0013]

図3は、差分ブロック12の記録時の動作を示している。図3において、数字はフィード番号を示している。

[0014]

第1のFPGA13は、デコーダ11から出力される映像データを、所定フィールド数周期(この例では、6垂直期間周期)で、基本映像データとしてメモリ31に格納するとともに、それらの映像データを加算減算手段32をスルーさせて画像圧縮伸張回路14に送る。

[0015]

メモリ31に格納されたフィールドから次にメモリ31に格納されるフィールドまでの間の各フィールドの映像データは、加算減算手段32に送られ、メモリ31内に格納されている基本映像データとの差分がとられ、得られた差分データが画像圧縮伸張回路14に送られる。

[0016]

図3の例では、フィールド番号"1"、"7"の映像データ"1"、"7"が、メモリ31に格納されるとともに画像圧縮伸張回路14に送られる。フィールド番号"1"と、"7"の間の各フィールドの映像データ"2"~"6"は、加算減算手段32に送られ、メモリ31内に格納されている基本映像データ"1"との差分が取られ、得られた差分データが画像圧縮伸張回路14に送られる。加算減算手段32をスルーして画像圧縮伸張回路14に送られた映像データ(基本映像データ)をI映像データといい、加算減算手段32によって基本映像データとの差分が取られた後に画像圧縮伸張回路14に送られたデータ(差分データ)をP映像データということにする。

[0017]

画像圧縮伸張回路14では、差分ブロック12から送られてきた映像データが、フィールド単位毎にたとえばJPEG方式で圧縮される。画像圧縮伸張回路16によって得られた圧縮映像データ(符号化データ)は、付加情報付加/分離部15に送られる。

[0018]

一方、マイコン40は、付加情報付加/分離部15に送られた圧縮映像データが I 映像に対するものか P 映像に対するものであるかを示す I / P 識別情報を第1のFPGA13から取得し、記録時刻情報(現在の年月日分秒の情報)等とともに付加情報付加/分離部15に送る。

[0019]

付加情報付加/分離部15では、画像圧縮伸張回路14によって得られた圧縮 映像データに、マイコン40から送られてきた当該圧縮映像データに対応する I /P識別情報、記録時刻情報等の付加情報が付加される。付加情報付加/分離部 15によって所定のデータが付加されたデータは、第2のFPGA16に送られ る。

[0020]

第2のFPGA16は、付加情報付加/分離部15から送られてきたデータを、複数フィールド分のデータを含む所定ブロック単位毎に2つのメモリ17、18に交互に書き込み、1ブロック分のデータがメモリに書き込まれる毎に、1ブロック分のデータの書き込みが終了したメモリから、データを読み出して、フォーマッタ19に送る。1ブロックは、この例では、オーディオに関する情報も含めて、288トラック分のデータからなる。

[0021]

つまり、第2のFPGA16は、付加情報付加/分離部15から送られてきた データを、一方のメモリ、たとえば、第1メモリ17に書き込んでいく。そして 、第1メモリ17への1ブロック分のデータの書き込みが終了すると、データを 書き込むメモリが他方の第2メモリ18に切り替えられると同時に、第1メモリ 17から、データの読み出しが開始される。

[0022]

第1メモリ17から読み出されたデータは、フォーマッタ19に送られる。そして、第1メモリ17からの1ブロック分のデータの読み出しが完了すると、読み出しが停止せしめられる。

[0023]

この後、第2メモリ18への1ブロック分のデータの書き込みが終了すると、データを書き込むメモリが第1メモリ17に切り替えられると同時に、第2メモリ18から、データの読み出しが開始される。第2メモリ18から読み出されたデータは、フォーマッタ19に送られる。そして、第2メモリ18からの1ブロック分のデータの読み出しが完了すると、読み出しが停止せしめられる。以後、同様な処理が繰り返される。

[0024]

フォーマッタ19では、送られてきたデータがビテオテープに記録できるデータ構造のデータに変換される。フォーマッタ19によって得られたデータは、信号記録再生部20内の記録アンプおよびビデオヘッドを介して、ビデオテープに記録される。つまり、ビデオテープには、基本的には、1ブロック(288トラック分)単位で、映像データが記録される。1ブロック単位のデータの記録が終了する毎に、ビデオテープは停止せしめられる。

[0025]

なお、第2のFPGA16およびフォーマッタ19は、マイコン40によって 制御される。

[0026]

図4は、ビデオテープに記録される1フィールド分のデータに対するフォーマットを示している。

[0027]

1フィールド分のデータブロックは、ヘッダ部51、オーディオデータ部52 および映像データ部53からなる。

[0028]

ヘッダ部51には、I/P識別情報、記録時刻情報(年、月、日、時、分、秒)等の付加情報、量子化テーブル(Qテーブル)、音声付加データ等が含まれている。I/P識別情報としては、たとえば、"EXFFh"が用いられ、ヘッダ部51の先頭にフレームヘッダとして挿入されている。ここで、"EXFFh"の"h"は"EXFF"が16進数であることを表し、"EXFF"中の"X"が0であれば1映像を、"X"が1であればP映像を表す。映像データ部53の

最後には、映像データ部の最後であることを示すエンドコード (EOI; たとえば、"D9FFh") が挿入されている。

[0029]

〔3〕記録時に行われるビデオヘッドの目詰まり検査についての説明

[0030]

上述したように、記録時においては、ビデオテープに1ブロック分のデータが 書き込まれる毎に、ビデオテープが停止せしめられるが、ビデオテープが停止し ている時間を利用して、ビデオヘッドの目詰まり検査が行われる。ここでは、回 転ドラムに180度対向して2つのビデオヘッドが設けられている場合について 説明する。

[0031]

図5に示すように、1ブロック分のデータ(図5では、block0のデータ)がビデオテープに記録されると、ダミーデータが6トラック分記録された後、ビデオテープが停止せしめられる。そして、停止状態において、各ビデオヘッドの目詰まり検査が行われる。目詰まり検査が終了すると、ビデオテープのダメージを防止するために、キャプスタンを所定量だけ逆回転させることにより、ビデオテープを少し弛ませて待機させる。この後、次のブロックのデータ(図5では、block1のデータ)の記録タイミングになると、まず、ダミーデータが所定トラック数分記録された後、次のブロックのデータのビデオテープへの記録が開始される。

[0032]

各ビデオヘッドの目詰まり検査は、次のように行われる。図6に示すように、ビデオテープが停止している状態において、1ヘッドにつき、テストパターンの記録再生(REC & PLAY)が3回行われる。なお、各ビデオヘッドのテストパターンの記録タイミングおよび再生タイミングは、図6に示すように、スイッチングパルスに基づいて制御される。

[0033]

マイコン40は、各ビデオヘッド毎に3回分の再生時のヘッド出力の和を算出し、所定値以下(たとえば、通常値の1/4以下)である場合には、そのビデオヘッドに目詰まりが発生していると判別する。マイコン40は、いずれかのビデ

オヘッドに目詰まりが発生していると判別したときには、記録を中止し、その旨 を報知する。

[0034]

[4] 映像信号処理回路の再生時の動作についての説明

[0035]

再生時には、信号記録再生部20内のビデオヘッドによってビデオテープから 1ブロック単位毎にデータが読み取られる。読み取られた映像データは、信号記録再生部20内の再生アンプおよびフォーマッタ19を介して、第2のFPGA 16に送られる。

[0036]

第2のFPGA16は、送られてきたデータを、ブロック単位毎に2つのメモリ17、18に交互に書き込んでいき、1ブロック分のデータがメモリに書き込まれる毎に、1ブロック分のデータの書き込みが終了したメモリからデータを読み出して付加情報付加/分離部15に送る。

[0037]

第2のFPGA16は、フォーマッタ19から送られてきたデータをメモリ17、18に書き込む際には、フィールド単位毎にデータの書き込みアドレスを認識できるようにするために、図7に示すように、各フィールドデータの先頭にあるフレームヘッダの格納先先頭アドレスを示すサブバンクをメモリ内に作成する。

[0038]

付加情報付加/分離部15では、送られてきた1フィールド分のデータから、 I/P識別情報、時刻情報等の付加情報が分離される。分離されたデータは、マイコン40を介して第1のFPGA13に送られる。

[0039]

付加情報付加/分離部15によって所定のデータが分離された後のデータは、 画像圧縮伸張回路14に送られて、1フィールド単位毎に伸張される。画像圧縮 伸張回路14によって得られた映像データは、差分ブロック12に送られる。

[0040]

図8は、差分ブロック12の再生時の動作を示している。

[0041]

第1のFPGA13は、マイコン40から送られてくるI/P識別情報に基づいて差分ブロック12に入力されるフィールドがI映像であるかP映像であるかを判別する。

[0042]

そして、差分ブロック12に入力されるフィールドがI映像である場合には、 メモリ31にその映像データを格納するとともに、その映像データを加算減算手 段32をスルーさせてエンコーダ21に送る。差分ブロック12に入力されるフィールドがP映像である場合には、そのP映像データ(差分データ)を加算減算 手段32に送り、メモリ31に最新に格納されたI映像データ(基本映像データ)との和をとる。そして、得られた映像データをエンコーダ21に送る。

[0043]

図8の例では、I 画像の映像データ" 1"、" 7"が、メモリ31に格納されるとともにエンコーダ21に送られる。また、P 映像" 2-1"、" 3-1"、…" 6-1"、" 8-7"等は、メモリ31に最新に格納されたI 映像データと加算されて、元の映像データに戻された後、エンコーダ21に送られる。

[0044]

エンコーダ22では、送られてきた映像データがアナログの映像信号に戻された後、モニタ103に送られる。

[0045]

- 〔5〕特殊再生についての説明
- [5-1] 逆転再生時の動作の説明

[0046]

通常再生が行われている途中に、逆転再生指令がマイコン40に入力された場合の動作について説明する。

[0047]

以下の説明においてI/Pグループとは、任意の1つのI映像とそのI映像との差分が取られたP映像とからなるグループをいうものとする。

[0048]

逆転再生指令がマイコン40に入力された時点においては、その直前に通常再生されていた1ブロック分(288トラック分)のデータが、第1メモリ17または第2メモリ18に格納されている。また、差分ブロック12のメモリ31には、逆転再生指令がマイコン40に入力された時点の直前に再生されていたI/PグループのI映像が格納されている。

[0049]

ここでは、説明の便宜上、第1メモリ17に格納されている1ブロック分のデータのうち、図9に示すように、サブバンク(図7参照)のインデックス番号1~12に対応する12フィールド分のデータが通常再生された時点で、逆転再生指令がマイコン40に入力されたとする。図9において、IはI映像を示し、PはP映像を示している。また、I1とP11、P12、P13とは、同じI/Pグループを構成し、I2とP21、P22、P23とは、同じI/Pグループを構成し、I3とP31、P32、P33とは、同じI/Pグループを構成しているものとする。

[0050]

逆転再生時においては、インデックス番号12、11、10、…2、1の順で、データを再生していく必要があるが、各I/Pグループにおいては、まず、I映像を再生しておかなければ、P映像を再生することができない。そこで、逆転再生時においては、第2のFPGA16、マイコン40および第1のFPGA13は、次のような制御を行う。

[0051]

①まず、最初に再生すべき I / P グループ (I3、P31、P32、P33) を逆から再生していく。つまり、逆転再生指令が入力されたときには、インデックス番号9に対応する I 映像 (I3) が差分ブロック12のメモリ31に格納されているので、メモリ31に格納されているデータ I3に基づいて、P33、P32、P31の順番で P 映像を再生し、その後、I 映像である I3を再生する。これにより、インデックス番号12~9までの映像データが逆方向に再生される

[0052]

②インデックス番号8からインデックス番号が小さくなる順番に、付加情報のみを再生していき、付加情報中に含まれているI/P識別情報に基づいて、次に再生すべきI/Pグループ(I2、P21、P22、P23)のI映像に対するインデックス番号5を取得する。

[0053]

③インデックス番号5に対応するI映像(I2)を再生する。これにより、再生されたI映像(I2)が差分ブロック12のメモリ31に格納される。ただし、再生されたI映像は差分ブロック12から出力されないように制御される。

[0054]

④インデックス番号5~8までのI/Pグループ(I2、P21、P22、P23)を、上記①と同様に、逆から再生していく。

[0055]

⑤インデックス番号4からインデックス番号が小さくなる順番に、付加情報のみを再生していき、付加情報中に含まれているI/P識別情報に基づいて、次に再生すべきI/Pグループ(I1、P11、P12、P13)のI映像に対するインデックス番号1を取得する。

[0056]

⑥インデックス番号1に対応するI映像(I1)を再生する。これにより、再生されたI映像(I1)が差分ブロック12のメモリ31に格納される。ただし、再生されたI映像は差分ブロック12から出力されないように制御される。

[0057]

[0058]

以上のようにして、逆転再生指令がマイコン40に入力された時点において通 常再生されていた1ブロック分のデータのうち、逆転再生指令がマイコン40に 入力された時点で通常再生されていたデータまでのデータが逆方向に再生される [0059]

なお、逆転再生時においては、通常再生時とは逆に、記録時刻が新しいブロックから古いブロックの順に、ビデオテープからブロック単位毎にデータが読み取られていく。上記のようにして逆転再生が行われたブロックの1つ前のブロックのデータがメモリ17、18のうち、上記逆転再生されたデータが格納されていたメモリとは異なる方のメモリに格納されると、上記②以降の処理と同様な処理により、当該ブロックのデータが逆転再生される。

[0060]

[5-2] 早送り再生時の動作の説明

[0061]

早送り再生時においては、通常再生時と同様に、ビデオテープから読み取られたデータが、メモリ17、18にブロック単位で交互に格納されていく。しかしながら、早送り再生時においては、メモリ17、18に格納されたデータのうち、I映像に対するデータのみが読み出されて再生される。

[0062]

[5-3] 早戻し再生時の動作の説明

[0063]

早戻し再生時においては、逆転再生時と同様に、ビデオテープから読み取られたデータが、メモリ17、18にブロック単位で交互に格納されていく。しかしながら、早戻し再生時においては、メモリ17、18に格納されたデータのうち、1映像に対するデータのみが逆方向に読み出されて再生される。

[0064]

[6] 記録時刻指定による検索処理の説明

[0065]

次に、記録時刻を指定することによって、指定された記録時刻(以下、指定記録時刻という)に記録された映像を再生するといった検索処理について説明する

[0066]

データ記録時において、各記録ブロック毎に、記録ブロックの先頭の記録時刻

(年、月、日、分、秒)を、ビデオテープのコントロールトラックにVASSデータとして書き込んでおく。

[0067]

. .

図10は、検索時の動作手順を示している。

まず、コントロールトラックに書き込まれているVASSデータに基づいて指 定記録時刻に対応する記録ブロックを特定し、その記録ブロックのデータをメモ リ17に取り込む(ステップ1)。

[0068]

つまり、マイコン4 Oは、ビデオテープを早送りさせながらコントロールトラックからVASSデータを取込んでいく。そして、指定記録時刻を過ぎるVASSデータを検出すると、1ブロックだけ巻き戻した後、再生動作を行うことによって、指定記録時刻を過ぎるVASSデータに対応するブロックより1つ前の記録ブロックのデータをメモリ17に取り込む。

[0069]

第2のFPGA16は、特定した記録ブロックのデータをメモリ17に取り込む際に、各フィールドデータの先頭にあるフレームヘッダの格納先先頭アドレスを示すサブバンク(図7参照)をメモリ17内に作成する。そして、インデックス (index)の総数をマイコン40に知らせる(ステップ2)。マイコン40および第2のFPGA16は、2分検索を開始する。

[0070]

つまり、マイコン40は、まず、第2のFPGA16に対して、検索範囲の中央のインデックス番号を指示して、付加情報を要求することにより、検索範囲の中央のインデックス番号に対応する付加情報を取得する(ステップ3)。2分検索開始直後においては、検索範囲は、上記ステップ1で特定された記録ブロック内の全フィールド(全インデックス)となる。

[0071]

そして、取得した付加情報に含まれている当該フィールドに対する記録時刻情報と、指定記録時刻とが一致しているか否かを判別する(ステップ4)。一致していない場合には、目的とするフィールドが付加情報を取得したフィールドより

前側にあるか後ろ側にあるかを判別し、この判別結果によって、検索範囲を1/2に絞った後(ステップ5)、ステップ3に戻り、ステップ3以降の処理を行う

[0072]

ステップ3~ステップ5の2分検索を繰り返し行うことによって、指定記録時刻と同じ時刻が付加情報に含まれているフィールドを探索する。指定記録時刻と同じ時刻が付加情報に含まれているフィールド(以下、該当フィールドという)が探索できた場合には(ステップ4でYES)、マイコン40は、該当フィールドの付加情報に含まれているI/P識別情報にもとづいて、該当フィールドの映像がI映像であるかP映像であるかを判別する(ステップ6)。

[0073]

該当フィールドの映像がI映像である場合には、マイコン40は、該当フィールドのデータを出力するように第2のFPGA16に指示する(ステップ7)。 これにより、該当フィールドデータが再生出力される。

[0074]

上記ステップ6において、該当フィールドの映像がP映像であると判別した場合には、マイコン40は、該当フィールドに対応するインデックス番号に基づいて、該当フィールドがブロックの前半にあるか、後半にあるかを判別する(ステップ8)。

[0075]

該当フィールドがブロックの前半にある場合には、マイコン40は、インデックス番号が大きくなる方向で付加情報を順次取得し、I/P識別情報に基づいて、該当フィールドより時間的に後に記録されたフィールドのうちで該当フィールドに最も近いI映像のフィールドを探索する(ステップ9)。インデックス番号が大きくなる方向にI映像を探索しているのは、ブロック内において該当フィールドより前にI映像が存在しない可能性があるからである。

[0076]

ステップ9でI映像が見つけられると、見つけられたI映像のデータを出力するように第2のFPGA16に指示する(ステップ10)。これにより、該当フ

ィールドより時間的に後に記録されたフィールドのうちで該当フィールドに最も近い I 映像が再生出力される。

[0077]

de la company

該当フィールドがブロックの後半にある場合には、マイコン40は、インデックス番号が小さくなる方向で付加情報を順次取得し、I/P識別情報に基づいて、該当フィールドより時間的に前に記録されたフィールドのうちで該当フィールドに最も近いI映像のフィールドを探索する(ステップ11)。そして、I映像が見つけられると、見つけられたI映像のデータを出力するように第2のFPGA16に指示する(ステップ12)。これにより、該当フィールドより時間的に前に記録されたフィールドのうちで該当フィールドに最も近いI映像が再生出力される。

[0078]

[7] 停電時のバックアップ機能についての説明

[0079]

上述したように、記録動作時においては、1ブロック単位毎にデータがビデオ テープに記録される。

[0080]

図11に示すように、block0のデータが記録されている途中の時点t 1で停電が発生すると、メモリ17、18に停電直前まで蓄積されていたデータが失われてしまう。

[0081]

時点t1の直前においてメモリ17からblock0のデータが読み出されているとすると、時点t1の直前においては、メモリ18にblock1のデータの一部が蓄積されている。このデジタルVTRは、このような場合には、block0を構成するすべてのデータおよびblock1を構成するすべてのデータがビデオテープに記録されるまで、蓄電池によって記録動作を継続させるバックアップ機能を備えている。

[0082]

図12は、停電時のバックアップ機能を実現するための駆動回路を示している

[0083]

. . . .

デジタルVTR102内のマイコン40およびその他の各部の電源電力(DC出力)は、常時は、商用電源71に接続された主電源回路72によって生成される。電源オフ時においても、マイコン40には、電池78によって電源が供給されるようになっている。停電検出回路75は、主電源回路72からの出力を監視し、停電が発生したときに、停電検出信号をマイコン40に出力する。

[0084]

蓄電池74は、停電発生時にメモリ17、18に蓄積されていたデータおよび それらのデータが属する2つのブロックを構成する全てのデータをビデオテープ に記録させるための電源電力を供給するためのバックアップ電源である。蓄電池 74は、デジタルVTRの電源がオンされている場合には、主電源回路72に接 続された充電回路73によって充電される。

[0085]

蓄電池74は、リレー76を介して副電源回路77に接続されている。リレー76は、常時は非作動状態(オフ状態)にあり、停電が発生したときにマイコン40によって作動状態(オン状態)にされる。

[0086]

図13に示すように、記録動作が行われている途中において、時点t1で停電が発生すると、停電検出信号がLレベルとなるので、マイコン40から出力されるリレー制御信号がHレベルとなり、リレー76が作動せしめられる。これにより、蓄電池74から副電源回路77にリレー76を介して電力が供給され、副電源回路77によってデジタルVTR102内のマイコン40およびその他の各部に電源電力(DC出力)が供給される。この結果、記録動作が継続せしめられる

[0087]

そして、停電発生時にメモリ17、18に蓄積されているデータおよびそれらのデータが属する2つのブロックを構成する全てのデータのビデオテープへの記録が完了すると(時点t2)、マイコン40によってリレー制御信号がLレベルとされ、リレー76がオフ状態となる。

[0088]

. . . .

図11の例でいえば、時点 t 1で停電が発生すると、マイコン40によってリレー制御信号がHレベルとされ、リレー76が作動せしめられる。これにより、蓄電池74から副電源回路77にリレー76を介して電力が供給され、副電源回路77によってデジタルVTR102内のマイコン40およびその他の各部に電源が供給される。

[0089]

この結果、メモリ17に格納されているblock0のデータのビデオテープへの記録処理が継続せしめられるとともに、メモリ18へのblock1のデータの書き込み処理が継続せしめられる。メモリ18へのblock1のデータの書き込みが終了すると、メモリ18に格納されたblock1のデータのビデオテープへの記録処理が開始せしめられる。そして、block1のデータのビデオテープへの記録処理が終了すると、マイコン40によってリレー制御信号がLレベルとされ、リレー76がオフ状態となる。

[0090]

【発明の効果】

この発明によれば、記録動作中において停電が発生した場合において、停電発生の直前に両メモリに蓄積されていたデータおよびそれらのデータが属している2つのブロックを構成する全てのデータがビデオテープに記録されるまで、記録動作を継続させることができるようになる。

【図面の簡単な説明】

【図1】

監視システムの構成を示すブロック図である。

【図2】

デジタルVTRの概略構成を示すブロック図である。

[図3]

差分ブロックの記録時の動作を示すタイムチャートである。

【図4】

ビデオテープに記録される1フィールド分のデータに対するフォーマットを示

す模式図である。

6 P 1 1

【図5】

ヘッドの目詰まり検査を行うタイミングを示す模式図である。

【図6】

ビデオテープ停止時において行われるヘッドの目詰まり検査を説明するための タイミングチャートである。

【図7】

サブバンクの内容を示す模式図である。

【図8】

差分ブロックの再生時の動作を示すタイムチャートである。

【図9】

逆転再生指令が入力された時点の直前に、通常再生されていたブロック内のデータうち、通常再生済のデータおよびそのインデックス番号を示す模式図である

【図10】

記録時刻指定による検索処理手順を示すフローチャートである。

【図11】

停電時のバックアップ機能を説明するための模式図である。

【図12】

停電時のバックアップ機能を実現するための電源回路の構成を示す回路図である。

【図13】

図12の電源回路の停電発生時の動作を示すタイムチャートである。

【符号の説明】

- 12 差分ブロック
- 13 第1のFPGA
- 14 画像圧縮伸張回路
- 2 1 5 付加情報付加/分離部
 - 16 第2のFPGA

特平11-092535

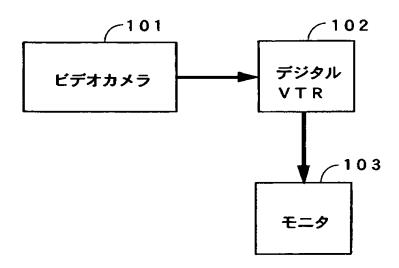
17、18 メモリ

. . .

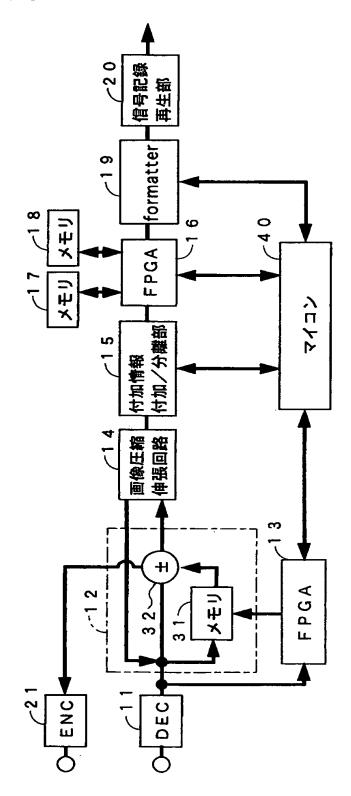
- 19 フォーマッタ
- 20 信号記録再生部
- 40 マイコン
- 31 メモリ
- 32 加算減算手段
- 72 主電源回路
- 73 充電回路
- 74 蓄電池
- 76 リレー
- 77 副電源回路

【書類名】 図面

【図1】



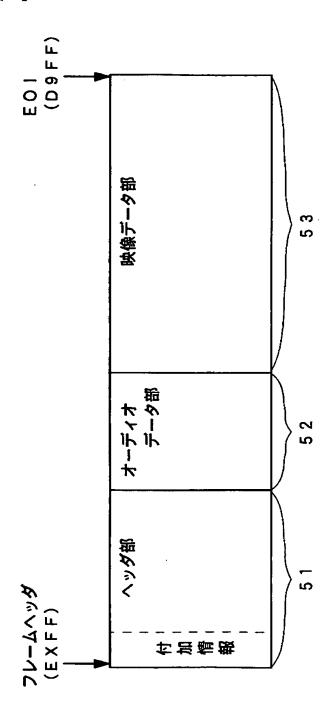
【図2】



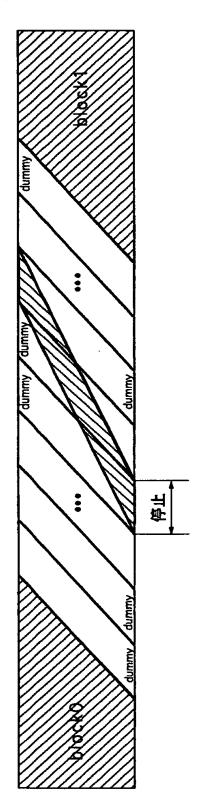
【図3】

(a) 入力映像データ 🛚		2	F	H	4		2	9	M -	4	∞		6	-		=	12	- -
(b) メモリに格納 されるデータ									→ [3]									K 2
(c) 出力映像データ	133	2-1	3-		4-1	2 -		6 – 1		7	8-7	6	7-6	10-7	-1	11-7	12-7	
(d) I/P識別情報	_	۵	<u>a</u> .	_	۵		۵.	۵.,	_		۵.		۵	G	_	۵	٥.	

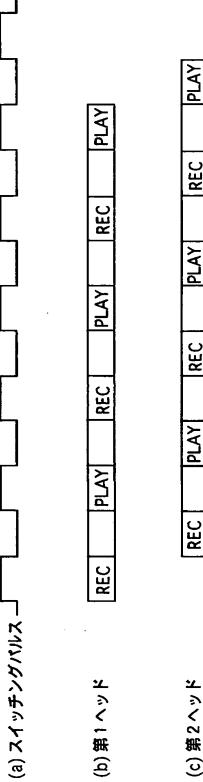
【図4】



【図5】



【図6】



【図7】

index	フレームヘッダの格納先先頭アドレス
1	xxxxh
2	xxxxh
3	xxxxh
4	xxxxh
/	xxxxh
	xxxxh
	xxxxh
	xxxxh
	xxxxh
7	xxxxh
2024	xxxxh

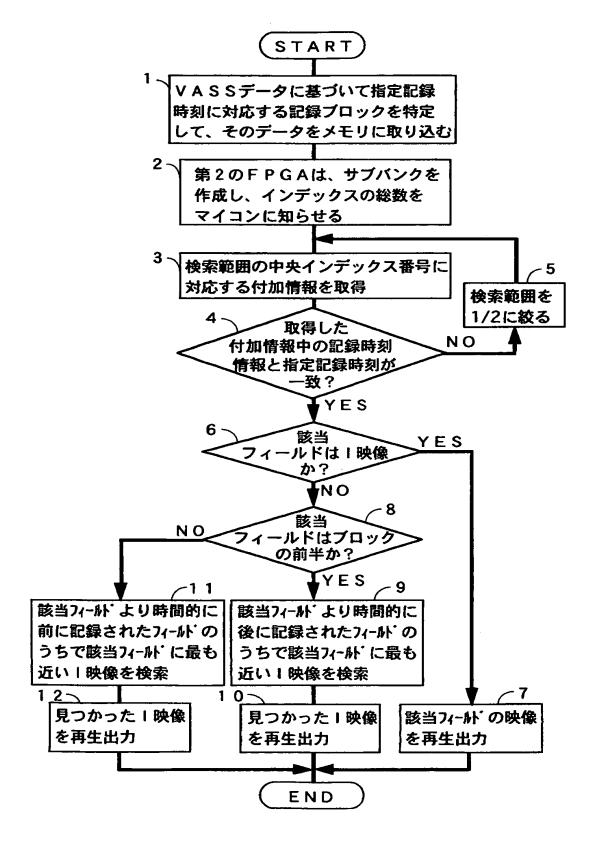
【図8】

(a) 入力映像データ ((メ) 2-1	- -	2-1	3-1	4-1	5-1	6-1		8-7	9-7	10-7	9-7 10-7 11-7 12-7	12-7
(b) メモリに格納 されるデータ	→				NIII		→					
(d) I/P觀別情報	-	a .	۵	۵	۵	۵	_	۵	a .	۵	٥	Ω.
(d) 出力映像データ [[][]		2	m	4	ß	9		ထ	တ	10	-	12

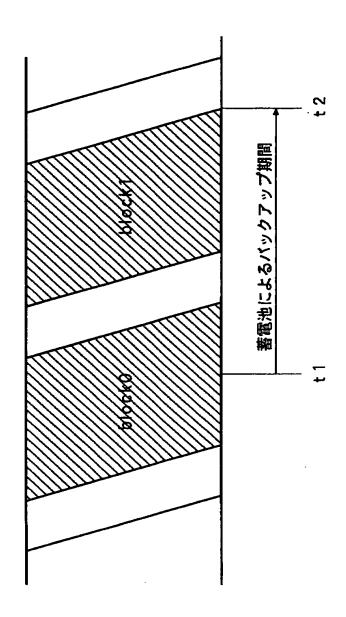
[図9]

サブバンクの index番号	格納データ
1	l 1
2	P11
3	P12
4	P13
5	I 2
6	P 2 1
7	P 2 2
8	P 2 3
9	1 3
10	P 3 1
1 1	P 3 2
1 2	P 3 3

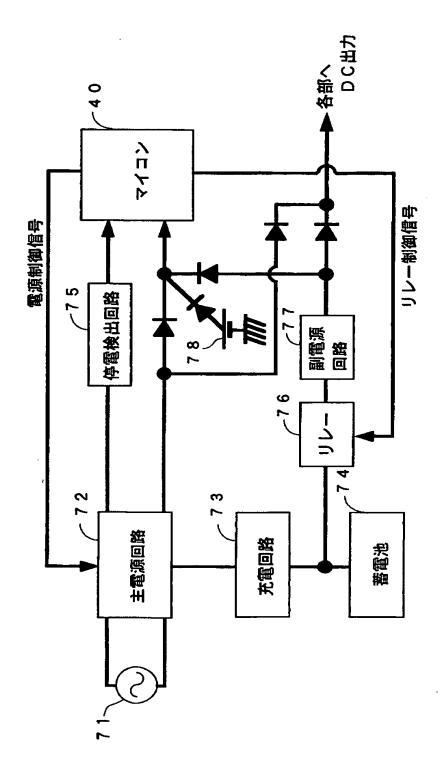
【図10】



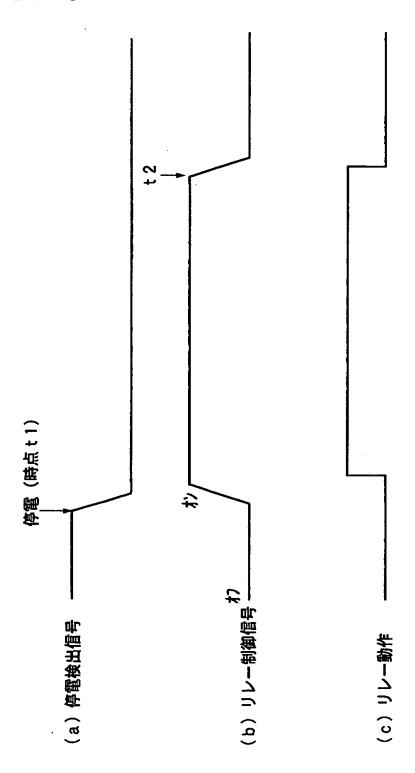
【図11】



【図12】



【図13】



【書類名】 要約書

【要約】

【課題】 この発明は、記録動作中において停電が発生した場合において、停電発生の直前に両メモリに蓄積されていたデータおよびそれらのデータが属している2つのブロックを構成する全てのデータがビデオテープに記録されるまで、記録動作を継続させることができる映像記録装置における停電時バックアップ装置を提供することを目的とする。

【解決手段】 記録動作中において、停電検出回路によって停電が検出されたときに、スイッチング手段をオンさせることにより、記録動作を継続させる手段、および停電発生の直前に両メモリに蓄積されていたデータおよびそれらのデータが属している2つのブロックを構成する全てのデータの記録媒体への記録が完了したときに、スイッチング手段をオフにさせることにより、記録動作を中止させる手段を備えている。

【選択図】 図12



出願人履歴情報

識別番号

[000001889]

1. 変更年月日 1993年10月20日

[変更理由] 住所変更

住 所 大阪府守口市京阪本通2丁目5番5号

氏 名 三洋電機株式会社